

TECHNISCHE PHYSIK

Nanoelektronik mit Y-Schaltern und Quantendrähten

DEN ARNOLD SOMMERFELD-PREIS 2007 VERLIEH DIE BAYERISCHE AKADEMIE DER WISSENSCHAFTEN AN LUKAS WORSCHER, DER AN DER UNIVERSITÄT WÜRZBURG EIN INNOVATIVES ELEKTRONISCHES BAUELEMENT, DEN SOG. Y-SCHALTER, ENTWICKELT HAT. IN „AKADEMIE AKTUELL“ STELLT ER SEINE FORSCHUNGEN VOR.

VON LUKAS WORSCHER

Die Mikroelektronik ist heutzutage aus vielen Bereichen unseres Lebens wie Kommunikation, Mobilität, Sicherheit und Unterhaltung nicht mehr wegzudenken. Neuerungen in der Mikroelektronik haben daher einen direkten Einfluss auf unsere Wirtschaft und das Gemeinwesen. Aufgrund der rasanten Entwicklung der Mikroelektronik zur Nanoelektronik werden aber bald physikalische, technologische und ökonomische Grenzen erreicht werden. Aus diesem Grund wird weltweit intensiv an neuen Technologien und Bauelementen der Nanoelektronik gearbeitet. Es gilt, neue Konzepte auf der Basis der Quantenphysik für eine neue Generation von Schaltern und Bauelementen auszunutzen, da klassische Schalter bei stetiger Verkleinerung ihre Funktion verlieren werden.

Von der Mikroelektronik zur Nanoelektronik

Die Mikroelektronik beruht auf Schaltern, um Signale ein- oder auszuschalten. Je weniger Energie für das Schalten benötigt wird und je kleiner der Schalter ist, desto komplexer und kompakter kann eine Anordnung aus Schaltern, ein Schaltkreis, ausfallen. Als univer-

seller Schalter der Mikroelektronik hat sich der Feldeffekttransistor durchgesetzt. Seine Geschichte begann im Jahr 1925. Prof. Julius Lilienfeld von der Universität Leipzig reichte ein Patent über einen elektrischen Schalter ein, der es erlauben sollte, einen elektrischen Kanal schalten zu können, ohne ihn mechanisch unterbrechen zu müssen. Das zu Grunde liegende Prinzip basiert auf der Änderung der Anzahl der Ladungsträger im Schalter. Dieses Schaltverhalten erfolgt in Analogie zum Laden eines Kondensators über eine Batterie. Das elektrische Feld zwischen den Kondensatorplatten bewirkt das Laden. Daher wird der Schalter als Feldeffekttransistor bezeichnet. Für die Erfindung Lilienfelds war die Zeit zu Beginn des 19. Jahrhunderts aber noch nicht reif. Es fehlten die notwendigen Techniken. Erst nach dem Zweiten Weltkrieg wurde das Problem wieder aufgegriffen. Ziel war es, die als Schalter dienenden, großen und zu viel Energie verbrauchenden Elektronenröhren durch ein kleines, handliches und effizientes Element zu ersetzen. Es gelang jedoch nicht, den Feldeffekttransistor zu realisieren, da die Ladungen im Kanal nicht verschoben werden konnten. Sie blieben aufgrund der schlechten Materialqualität an Fehlstellen der

Oberfläche hängen. In den Bell-Telefon-Laboratorien nahmen sich die Physiker Bardeen und Brattain des Problems an. Es gelang ihnen 1947, den Spitzentransistor zu erfinden.

Ein wichtiger Schritt für die Mikroelektronik war die Weiterentwicklung zum Junctiontransistor durch Shockley. Mit diesem Bauelement begann nun eine rasante Entwicklung. Zunächst wurde der Halbleiter Germanium als Grundelement für Transistoren eingesetzt, dann aber bald durch Silizium ersetzt. Erst Silizium mit seinem stabilen Oxid ermöglichte es, ebene Strukturen herzustellen. Jetzt konnten mehrere Transistoren auf einem Baustein integriert werden. Anfang der 70er Jahre des letzten Jahrhunderts waren es zunächst tausend Transistoren, bald aber hunderttausend und schließlich Millionen, die zu einem Prozessor vernetzt werden konnten. Heute können bis zu zwei Milliarden Transistoren auf einem Prozessor mit der Größe eines Daumennagels integriert werden.¹ Die ersten Großcomputer waren zunächst aus hunderttausend Radoröhren aufgebaut. Sie arbeiteten aber nicht zuverlässig, da stets einige Röhren defekt waren. Die Computertechnik im großen Maßstab wurde erst durch hoch integrierte Schaltkreise auf

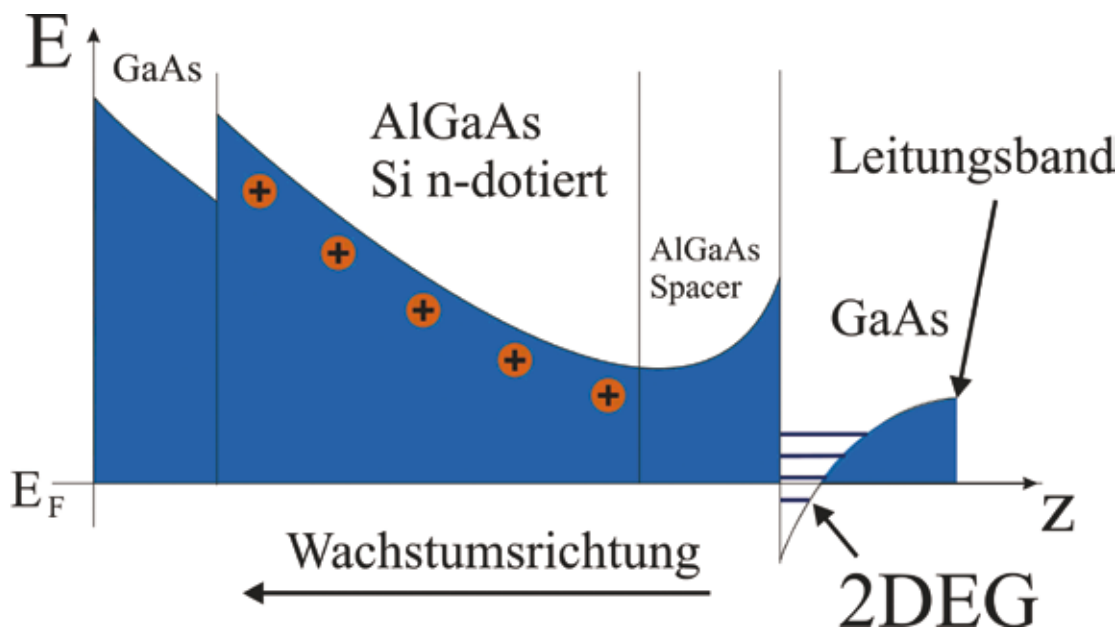


Abb. 1: Skizze des Leitungsbandverlaufs in Abhängigkeit der Schichtdicke einer Halbleiterschichtenfolge aus GaAs und AlGaAs. An der Grenzschicht der beiden Halbleitermaterialien bilden sich quantisierte Subbänder aus. Ist nur ein Subband durch eine genau abgestimmte Dotierung besetzt, so erhält man ein zweidimensionales Elektronengas (2DEG). Derartige Strukturen können in sehr hoher Qualität mit Hilfe der Molekularstrahlepitaxie hergestellt werden. Die Wachstumsrichtung ist als z-Achse bezeichnet. Die Dotierung mit Silizium ist auf den Bereich der AlGaAs Schicht begrenzt. Insbesondere befinden sich keine ionisierten Donatoren (Kreuze) in unmittelbarer Umgebung des 2DEG, was eine Rückstreuung der Elektronen stark unterdrückt. Das dünne 2DEG ist daher hochmobil und geeignet für schnelle Schalter.

Silizium möglich. Es entstanden Großcomputer und später Personal Computer mit außerordentlicher Leistungsfähigkeit.

Die Siliziumtechnologie beruht auf der Lithographie, einer Technik, die in Analogie zur Photographie lichtempfindliche Materialien einsetzt, um Negative der Schaltungen als Masken zu erstellen. Es wurde zunächst davon ausgegangen, dass die Wellenlänge des Lichts auf der Skala eines halben Mikrometers eine Grenze für die Verkleinerung der Transistoren darstellen würde. Die Erfolge bei der Herstellung geeigneter photosensitiver Lacke und bei der abbildenden Optik erlauben es aber inzwischen, Strukturen weit kleiner als 100 Nanometer (1 Nanometer ist ein Milliardstel eines Meters) herzustellen.²

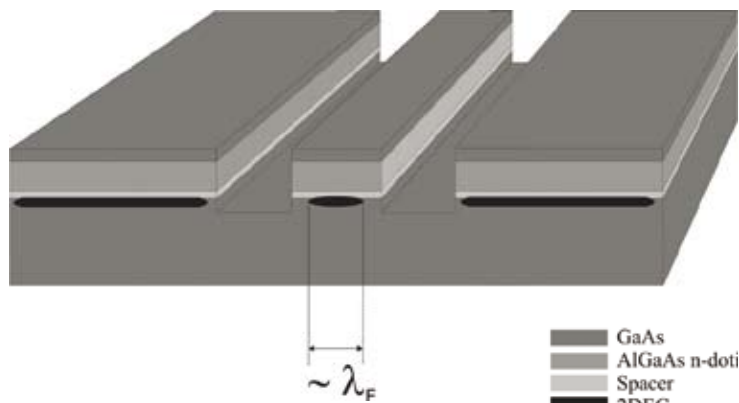
Die Erhöhung der Packungsdichte von Transistoren bereitet aber zunehmend Probleme. In den Schaltungen fließen elektrische Ströme, die zu einer beachtlichen Wärmeentwicklung beitragen.³ Für große Parallelrechner sind derzeit umfangreiche Kühleinrichtungen mit Leistungen im Bereich von 10 Megawatt notwendig. Die Betriebskosten von lediglich drei Jahren entsprechen schon dem

Anschaffungspreis des Rechners. Eine weitere Begrenzung stellt auch die Lithographie dar. Stetige Verkleinerung ist bald nicht mehr rentabel und stößt an die physikalischen Grenzen. Schon heute kostet eine Chipfabrik Milliarden von Euro. Der Leistungsverbrauch der Schaltkreise muss drastisch reduziert werden. Moderne Entwicklungen setzen daher auf neue Ansätze der Nanotechnologie. Dieses Forschungsgebiet entwickelt sich aktuell rasant. Die Herstellung von Nanoschaltern mit atomarer Größe, Schaltern mit sehr geringer Leistung und hohen Geschwindigkeiten steckt derzeit noch in den Kinderschuhen, wird aber weltweit stark vorangetrieben. Basis hierfür bilden sogenannte Heterostrukturen, d. h., ebene, in zwei Dimensionen ausgedehnte Leiter, die in einer Richtung so dünn sind, dass man in atomare Bereiche kommt, so dass Quanteneffekte auftreten. Auf Basis solcher Schichten können Y-Schalter definiert und realisiert werden, in denen nicht das Ein- und Ausschalten der Signale wie im Feldeffekttransistor das Schaltprinzip bildet, sondern das Schalten der Richtung und der Geschwindigkeit des Signals erfolgen kann.⁴⁻¹⁰

Zwei- und eindimensionale elektrische Leiter

Y-Schalter wurden auf der Basis modulationsdotierter GaAs/AlGaAs Halbleiterheterostrukturen (MOD-Heterostrukturen, engl. *modulation doped*) realisiert, in denen sich ein sehr dünner elektrischer Leiter, ein hochmobiles, zweidimensionales Elektronengas (2DEG) befindet.¹¹ In einem 2DEG hoher Güte können sich Elektronen ballistisch ohne Energieverlust bewegen. Abbildung 1 zeigt schematisch den örtlichen Verlauf der Energie des Leitungsbandes. Es gilt, dass Elektronen mit einer Energie größer als die Leitungsbandkante, beweglich sind. Elektronen mit einer kleineren Energie als die der Bandkante hingegen können nicht bewegt werden. Diese sind für das Schalten nicht interessant. Bewegliche und nicht bewegliche Elektronen entstehen durch gezieltes Impfen (Dotieren) mit wenigen Fremdatomen. Es zeigte sich, dass dadurch besonders schnelle Elektronen entstehen, wenn die Siliziumatome (nichtbewegliche Ladungen) von den beweglichen Ladungen örtlich getrennt sind. Diese örtliche Trennung kann mit der Genauigkeit weniger Atomlagen durch moderne Verfahren des Schichtenwachstums kon-

Abb. 2: Eindimensionaler Leiter. Die laterale Einschnürung des Elektronengases in der Größenordnung der Fermiwellenlänge der Elektronen wird über geätzte Gräben, deren Tiefe jene des zweidimensionalen Elektronengases übersteigt, realisiert.



trolliert werden. Das 2DEG fungiert als dünner, ebener Kanal, wobei die Quantenmechanik die Elektronen auf neue, diskrete Leitungsbänder mit quantisierten Energien zwingt.

Um Y-Schalter auf der Basis von 2DEGs zu realisieren, muss jedoch die Bewegung der Elektronen in der Ebene weiter eingeschränkt werden. Hierzu werden Nanostrukturtechniken eingesetzt. Entzieht man der Elektronenbewegung einen weiteren Freiheitsgrad, so erhält man eine eindimensionale Struktur. Um solche Quantendrähte zu realisieren, wurden Gräben in MOD-Heterostrukturen geätzt. Dazu sind Masken notwendig, die zu schützende Stellen bedecken, an denen z. B. keine Ätze das Material angreifen soll. Hierfür wird zunächst ein dünner Lack auf die Probenoberfläche geschleudert und anschließend mit einem dünnen Elektronenstrahl eine Belichtung in Form der Maske oder ihres Negativs durchgeführt. Der Elektronenstrahl wird dabei durch elektrische Felder gesteuert und verändert die Struktur des Lacks nach maßgeschneiderter Vorgabe. So belichtet, lässt sich dann der Lack nach Entwicklung wegschwemmen. Nun können über einen Ätzschritt die oberen ungeschützten Bereiche der MOD-Heterostruktur entfernt werden. Das 2DEG wird dabei lokal zerstört. Wie in Abbildung 2 gezeigt, erlaubt es diese Methode,

eindimensionale Leiter im Bereich weniger 10 nm zu realisieren. Die Quantenmechanik besagt, dass das Schalten der Richtung von Elektronen möglich ist, sobald Kanäle eine Ausdehnung haben, die der Fermiwellenlänge λ_F entspricht. Diese Wellenlänge ist sehr klein, der Begriff stammt aus der Atomphysik und zeigt, dass man den Bereich der klassischen Physik verlassen hat.

Logische Gatter

Die kleinste Einheit logischer Information wird als Bit bezeichnet. Elektronische Information wird über logische Gatter verarbeitet. Ein Gatter besitzt Eingänge und Ausgänge. Für bestimmte Signale an den Eingängen entstehen Signale an den Ausgängen, die einer Logik entsprechen. Diese Signale werden an weitere Gatter gegeben. Die Umsetzung komplexer logischer Funktionen wird in der Regel über eine Kaskadierung von Bauteilen erreicht. Dabei kann der Ausgang eines Gatters nur mit einer bestimmten Anzahl weiterer Gatter belastet werden, um definierte Ausgangssignale mit entsprechenden Pegeln für High (H) und Low (L) (z. B. 1V für H und 0V für L) zu gewährleisten. Um die Funktion logischer Gatter zu testen, werden an den Eingängen des Gatters in Folge sämtliche Kombinationen an möglichen Spannungen von

High und Low angelegt und an den entsprechenden Ausgängen das Ergebnis mit der Wahrheitstabelle des entsprechenden Gatters verglichen.

Um möglichst kompakte Netzwerke aus Basisschaltern herstellen zu können, soll ein Gatter möglichst viele andere Gatter kontrollieren. Die maximale Anzahl der anschließbaren Gatter nennt man Fan-Out (Ausfächern). Zum Beispiel verkräften die meisten TTL-Gatter (Transistor-Transistor-Logik) bis zu 10 digitale TTL-Gatter am Ausgang. Bei der Vernetzung von Gattern existiert das Problem des Fan-Out nicht nur für klassische Transistoren, sondern auch für nanoelektronische Bauelemente. Diese zeichnen sich zwar dadurch aus, dass nur eine geringe Leistungsaufnahme notwendig ist, andererseits sind die Signalpegel aufgrund des geringen Stroms oft nicht wohl definiert. Es besteht daher die berechtigte Frage, ob ein nanoelektronisches Gatter überhaupt ein nachfolgendes kontrollieren kann. Die Frage nach dem Ausfächern erlangt einen besonderen Stellenwert. Ein Ziel in der Vernetzung von Bauelementen zur Realisierung komplexer logischer Funktionen besteht darin, mit einer möglichst geringen Anzahl von aktiven nanoelektronischen Strukturen eine möglichst große logische Funktionalität zu erreichen.

Ein Volladdierer (engl. *full adder*) ist (in der Regel) ein digitales Schaltnetz. Es besteht aus drei Eingängen (A , B und C_{in}) und zwei Ausgängen (C_{out} und SUM). Mit einem Volladdierer kann man drei einstellige Binärzahlen addieren. Dabei liefert der Ausgang SUM die niederwertige Stelle des Ergebnisses, der Ausgang C_{out} (engl. *carry* [output] = Übertrag [Ausgang]) hingegen die höherwertige. Ein Volladdierer ist neben dem Speicher (SRAM) ein wesentliches Bauelement des mathematischen Prozesses.

sors eines Computers. So gesehen besteht die Funktion eines Computers im geschickten Addieren und Speichern von binären Zahlen. Wir konnten zeigen, dass ein Volladdierer monolithisch in einer modulationsdotierten GaAs/AlGaAs Heterostruktur mittels Elektronenstrahl-Lithographie und Ätztechniken realisiert werden kann.¹² Abbildung 3 zeigt eine Elektronenmikroskopaufnahme eines solchen Volladdierers. Es ist zu beachten, dass bei diesem Volladdierer sowohl die aktiven Schaltelemente, die Verbindungen (Interconnects), als auch die seitlichen Gatter stets aus dem gleichen Material bestehen. Dies ist bei klassischen Volladdierern keineswegs der Fall. Im Gegenteil, diese bestehen aus Dutzenden von Transistoren, die über mehrlagige Schichten von Leiterbahnen verbunden sind.

Im Schema des Volladdierers (Abb. 3, unten) sind drei Eingangssignale A , B und C_{in} sowie sieben Anschlüsse für Versorgungsspannungen dargestellt. Das logische Ausgangssignal des Carry-Bits ist C_{out} und dasjenige des Summen-Bits SUM . Das Carry-Bit besteht aus drei dünnen Transportkanälen. Diese tragen wenige quantisierte Elektronenmoden, deren Anzahl über seitliche Gatter kontrolliert wird. Ein derartiges Bauelement wird Quantendraht-Transistor genannt. Die Quantendrähte treffen sich in einer Kreuzverbindung mit gemeinsamem Source-Kontakt, wobei die Source (engl. für Quelle) die Elektronen liefert. Die Quantendrähte wurden so angeordnet, dass die seitlichen Gatter ebenfalls monolithisch so verbunden sind, dass zwei Quantendrähte gleichzeitig über einen gemeinsamen Gatteranschluss gesteuert werden.

Die Symmetrie der Struktur erlaubt es, dass jedes Gatter des horizontalen Quantendrahtes mit einem Gatter eines vertikalen

Drahtes verbunden ist. Auf diese Weise werden sechs Gatter über lediglich vier externe Anschlüsse direkt gesteuert. Das Summen-Bit setzt sich zusammen aus zwei monolithisch kaskadierten Vier-Terminal-Strukturen, jedes bestehend aus drei monolithisch miteinander verknüpften Quantendrähten, die über sechs Gatter gesteuert werden. Beide Hälften des Summen-Bits wiederum können unabhängig voneinander eine XOR-Operation ausführen. Ein XOR-Gatter ist ein universelles logisches Gatter, auf dessen Basis jedes logische Gatter der Gatterfamilie dargestellt werden kann. Der Ausgang des ersten XOR-Gatters dient als Eingangsspannung der Gatter des zweiten XOR-Gatters. Das Ergebnis der beiden kaskadierten XOR-Operationen ist schließlich wieder eine XOR-Operation, diesmal aber mit drei Eingängen.

Ausgenutzt wurde hierzu, dass jeder Quantendraht-Transistor des Carry- bzw. Summen-Bits selbst schon ein NAND-Gatter darstellt.¹³ Es zeigte sich nämlich, dass die Leitfähigkeit eines Quantendrahtes trotz symmetrischer Anordnung zweier seitlicher Gatter asymmetrisch zu den anliegenden Spannungen verläuft. Nur wenn positive Spannungen an beiden seitlichen Gattern anliegen, nimmt die Leitfähigkeit im Draht zu. Liegt allerdings an einem oder beiden Gattern eine negative Spannung an, wird der Draht nichtleitend. Der nanoelektronische Volladdierer nutzt dieses Konzept der selektiven Auswahl von geöffneten und geschlossenen Quantendrähten, um die einzelnen Bauteil-Stufen zu kontrollieren. An den Gattern des Carry-Bits werden sämtliche kombinatorische Konfigurationen der Eingangssignale A , B und C_{in}

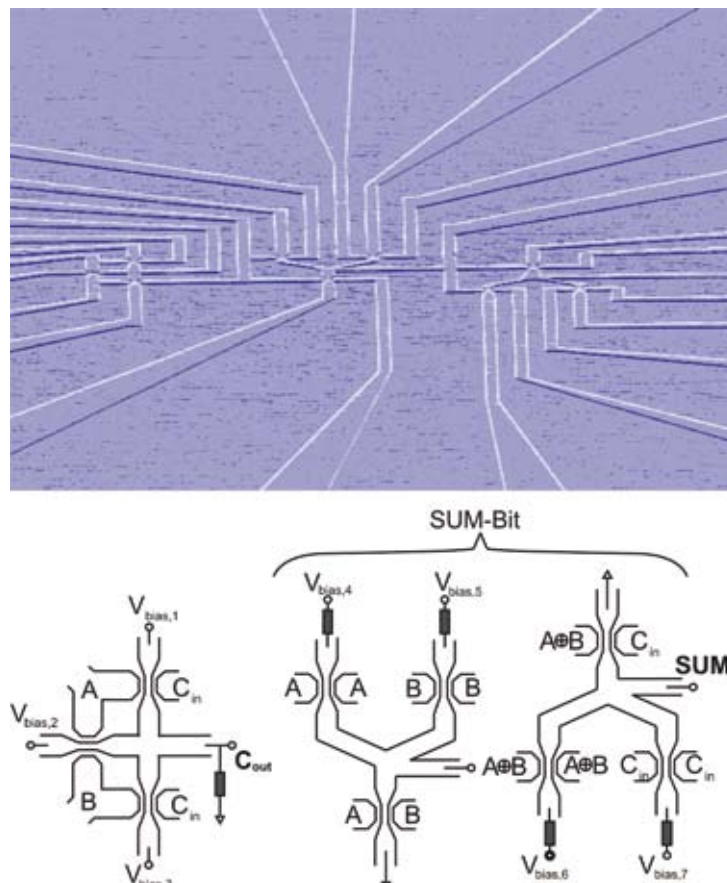


Abbildung 3: Elektronenmikroskopische Aufnahme eines nanoelektronischen Volladdierers, bestehend aus einem Carry-Bit und zwei kaskadierten XOR-Gattern als SUM-Bit. Die Leiterbahnen sind als stehen gebliebene Bereiche einer MOD-Struktur erkennbar. Jede Komponente, eingeschlossen die Verbindungen, besteht aus dem gleichen Material und wurde in einer Ebene realisiert. Zur besseren Identifizierung der einzelnen Komponenten sind die Schemata der Grundbausteine Carry-Bit, XOR-Gatter und SUM-Bit unterhalb gezeigt. Zur Realisierung des SUM-Bits ist der Ausgang des ersten XOR-Gatters mit dem Eingang des zweiten XOR-Gatters kurzgeschlossen.

verwendet und sind so arrangiert, dass das Carry-Bit ein *UND*-Gatter mit drei Eingängen darstellt. An den Gattern des horizontalen Quantendrahtes befinden sich die Eingänge *A/B*, und an den vertikalen Drähten die Eingänge *A/C_{in}* und *B/C_{in}*. In dieser Eingangskonfiguration nimmt das Ausgangssignal das Signal der Versorgungsspannung an, vorausgesetzt dass beide Gatter-Spannungen des entsprechenden Drahtes auf einem High-Level (H) liegen. Befinden sich dagegen zwei beliebige oder alle drei Eingänge auf einem Low-Level (L), wird das Ausgangssignal des Carry-Bits über den Ausgangswiderstand auf Massepotenzial gezogen.

Abbildung 4 illustriert eine EX-KLUSIV-ODER (XOR) Stufe des Summen-Bits bestehend aus drei Quantendrähten, die einen Y-Schalter bilden. Eine H-Level Spannung am Eingang A und eine L-Level Spannung am Eingang B führt nach dem zuvor beschriebenen NAND-Konzept zu einem leitenden linken Ast und einem nicht-leitenden rechten Ast bzw. Stamm-Ast. Als Folge nimmt der Ausgang das Signal des linken Astes an. Wenn alle Gatter das Signal H empfangen, fließt ein Strom durch alle Kanäle und der Ausgang wird L. Die unterschiedlichen Eingangskonfigurationen sind in einer Wahrheitstabelle in

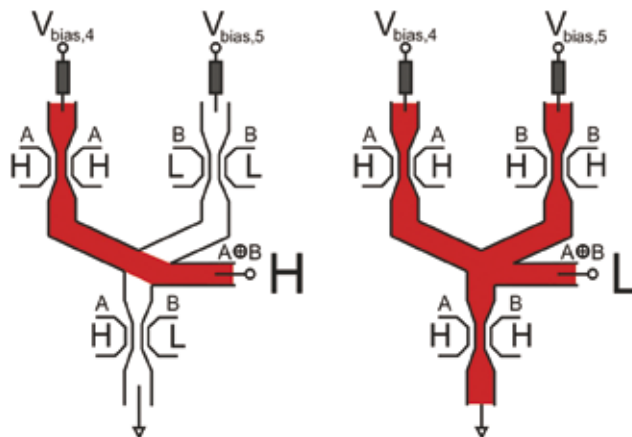
Abbildung 4, rechter Teil, zusammengefasst und verdeutlichen die XOR-Funktionalität dieser Struktur. Es sei erwähnt, dass das XOR-Gatter prinzipiell auch als Carry-Bit verwendet werden kann. Es müssten hierzu lediglich die Gatter und die Eingänge entsprechend der Carry-Bit-Funktion angeordnet werden. Die Kreuzverbindung des Carry-Bits ist somit eine der Funktion entsprechende optimierte geometrische Anpassung.

Die Funktion einzelner Gatter mit den Ausgängen *C_{out}* und *SUM* sind als Zeitreihen in Abhängigkeit aller möglichen Kombinationen der Eingänge *A*, *B* und *C_{in}* dargestellt. Die Schwelle für logische Signale liegt bei 0,5V, d. h. ist das Ausgangssignal größer 0,5V, wird es als H-, andernfalls als L-Signal gewertet. In Abbildung 5 findet man ebenfalls die Wahrheitstabelle eines Volladdierers, wobei die Wahl der Eingangskonfigurationen dem zeitlichen Verlauf der Messung entspricht. Die Messung erfüllt die Wahrheitstabelle. Da oftmals in vielen Anwendungen nur eine Stufe des Volladdierers verarbeitet werden muss, ist weiterhin die Tatsache interessant, dass das Carry-Bit und das Summen-Bit getrennt voneinander genutzt werden können. Dies ermöglicht einen vielfältigen Einsatz der Y-Schalter als kom-

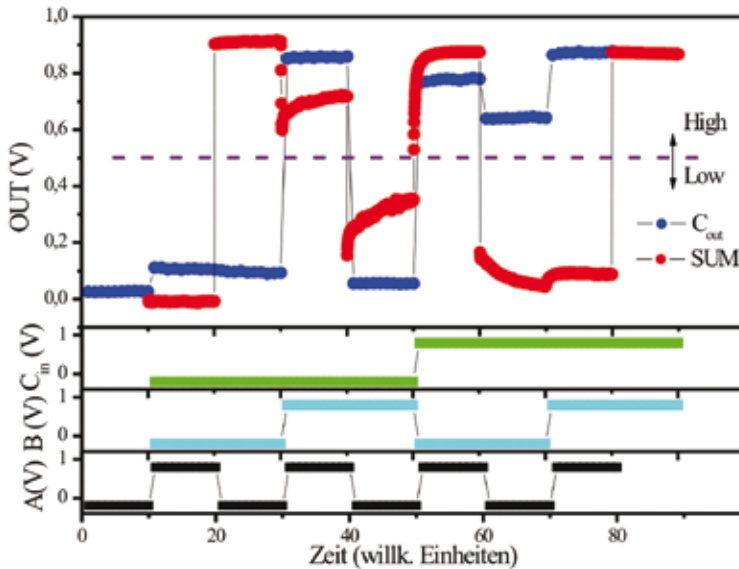
paktes logisches Element für eine zukünftige Nanoelektronik.

Zusammenfassend kann festgestellt werden, dass das junge Gebiet der Nanoelektronik am Anfang einer Entwicklung steht. Es gilt, die Grenzen und Probleme der Mikroelektronik wie Leistungsverbrauch und Leckströme, die zu einer steigenden Wärmerwicklung beitragen, zu lösen. Neue Funktionen aufgrund der Quanteneigenschaften in nanoskaligen Bauelementen müssen für Schalter und Schaltkreise ausgenutzt werden. An der Lösung dieser Probleme wird intensiv gearbeitet. Hierfür werden neue Technologien eingesetzt, die es erlauben, mit atomarer Präzision maßzuschneidern. Diese Forschungen werden von der Industrie unterstützt, da davon ausgegangen werden kann, dass die Entwicklung auf der Basis der herkömmlichen Mikroelektronik in 10 bis 15 Jahren stagnieren wird. Einen viel versprechenden Ansatz stellt die Verwendung von Y-Transistoren dar, weil diese gleichzeitig mehrere Funktionen erfüllen können. Dies erlaubt es, für eine vergleichsweise geringe Anzahl dieser Schalter eine große logische Funktionalität zu erzielen. So ist es gelungen, bereits logische Funktionen in Prototypen zu realisieren, die verheißungsvoll sind. Diese Ergebnisse finden internationale Beachtung.

Abb. 4: Grundlegendes Schaltprinzip der Y-Schalter im Volladdierer, demonstriert am Beispiel des XOR-Gatters. Der Ausgang schaltet von H nach L, wenn der Eingang B von L nach H übergeht. Farblich gekennzeichnete Regionen markieren Stromflüsse für unterschiedliche Einstellungen an den seitlichen Gates. Die Wahrheitstabelle des XOR-Gatters ist rechts dargestellt.



A	B	XOR
H	L	H
H	H	L
L	H	H
L	L	L



A	B	C _{in}	SUM	C _{out}
L	L	L	L	L
H	L	L	H	L
L	H	L	H	L
H	H	L	L	H
L	L	H	H	L
H	L	H	L	H
L	H	H	L	H
H	H	H	H	H

Anmerkungen:

- 1 Tukulwila chip, <http://www.intel.com> (2008).
- 2 G. E. Moore, Electronics 38, 114 (1965).
- 3 D. K. Ferry, J. P. Bird, Electronic Materials and Devices, San Diego, Academic Press (2001).
- 4 S. Reitzenstein, L. Worschech, P. Hartmann, M. Kamp, A. Forchel, Phys. Rev. Lett. 89, 226804 (2002); M. Stopa, Phys. Rev. Lett. 88, 146802 (2002).
- 5 L. Worschech, H. Q. Xu, A. Forchel, L. Samuelson, Appl. Phys. Lett. 79, 3287 (2001).
- 6 T. Palm, L. Thylen, Appl. Phys. Lett. 60, 237 (1992); J. O.-J. Westström, Phys. Rev. Lett. 82, 2564 (1999).
- 7 K. Hieke, M. Ulfward, Phys. Rev. B. 62, 16727 (2000); C. Papadopoulos, A. Rakitin, J. Li, A. S. Veneneev, J. M. Xu, Phys. Rev. Lett. 85, 3476 (2000); A. N. Andriotis, M. Menon, D. Srivastava, Appl. Phys. Lett. 79, 266 (2001).
- 8 L. Worschech, H. Q. Xu, A. Forchel, L. Samuelson, Patent: Nanoelectronic devices. International Publication Number WO02/19436 A1.
- 9 L. Worschech, D. Hartmann, S. Reitzenstein, A. Forchel, J. Phys. Condens. Matter 17, Invited Review R775 (2005).
- 10 L. Worschech, F. Beuscher, A. Forchel, Appl. Phys. Lett. 75, 578 (1999).
- 11 H. L. Störmer, Proceedings of the 15th International Conference on the Physics of Semiconductors, Kyoto, Bd.49, J. Phys. Soc. Jpn., 1013 (1978).
- 12 B. Lau, D. Hartmann, L. Worschech, A. Forchel, IEEE Transactions on electron devices 53, 1107 (2006).
- 13 S. Reitzenstein, L. Worschech, C. R. Müller, A. Forchel, IEEE Electron Device Lett. 26, 142 (2005).

Abbildung 5: Ausgänge des Carry-Bits C_{out} und des Sum-Bits SUM. Die unterhalb gezeigte Wahrheitstabelle eines Volladdierers entspricht der Reihenfolge der Eingangskonstellationen der Messung.

Die hier skizzierten Forschungen wurden finanziell durch den Freistaat Bayern, die Bayerische Forschungsförderung (FORNEL), die Europäische Union (NEAR, SUBTLE) und das Bundesministerium für Bildung und Forschung (nanoQUIT) gefördert, wofür herzlich gedankt wird. Zu den vorgestellten Arbeiten haben David Hartmann, Monika Emmerling und Alfred Forchel maßgeblich beigetragen.



Der Autor arbeitet als wissenschaftlicher Oberassistent am Lehrstuhl für Technische Physik der Universität Würzburg. Als Leiter der Gruppen Nanoelektronik und Nanophysik forscht er insbesondere über mögliche zukünftige Anwendungen von Quanteneffekten in Nanostrukturen.

Arnold Sommerfeld-Preis

Für herausragende Leistungen in den Naturwissenschaften vergibt die Bayerische Akademie der Wissenschaften seit 1994 den Arnold Sommerfeld-Preis. Alle bisherigen Preisträger finden Sie unter www.badw.de/akademie/preise/preistraeger_arnoldsommerfeld.html